

PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2026/2027

Identificación y características de la asignatura													
Código	501101		Créditos ECTS	6.0									
Denominación (español)	Electrónica Digital												
Denominación (inglés)	Digital Electronics												
Titulaciones	Grado en Ingeniería en Electrónica y Automática (Rama Industrial) / Grado en Ingeniería Mecánica (Rama Industrial)												
Centro	Escuela de Ingenierías Industriales												
Semestre	5 / 7	Carácter	Obligatoria / Optativa										
Módulo	Tecnología Específica Electrónica / Optatividad												
Materia	Electrónica												
Profesor/es													
Nombre	Despacho	Correo-e	Página web										
Moreno Zamora, José A.	D.1.9	josan@unex.es	http://uex.be/josan										
Área de conocimiento	Tecnología Electrónica												
Departamento	Ingeniería Eléctrica, Electrónica y Automática												
Profesor coordinador	José Antonio Moreno Zamora												
Competencias (ver tabla en http://bit.ly/competenciasGrados)													
Competencias Básicas	Marcar con una "X"	Competencias Generales	Marcar con una "X"	Competencias Transversales	Marcar con una "X"	Competencias Específicas FB	Marcar con una "X"	Competencias Específicas CRI	Marcar con una "X"	Competencias Específicas TE	Marcar con una "X"	Competencias Específicas TE y CETFG	Marcar con una "X"
CB1		CG1	X	CT1	X	CEFB1		CECRI1		CETE1	X	CETE11	
CB2		CG2	X	CT2	X	CEFB2		CECRI2		CETE2	X	CETE12	
CB3		CG3	X	CT3	X	CEFB3		CECRI3		CETE3	X	CETE13	
CB4		CG4	X	CT4	X	CEFB4		CECRI4		CETE4	X	CETE14	
CB5		CG5	X	CT5	X	CEFB5		CECRI5		CETE5	X	CETE15	
		CG6	X	CT6	X	CEFB6		CECRI6		CETE6	X	CETE16	
		CG7	X	CT7	X			CECRI7		CETE7		CETE17	
		CG8	X	CT8	X			CECRI8		CETE8		CETE18	
		CG9	X	CT9	X			CECRI9		CETE9		CETE19	
		CG10	X					CECRI10		CETE10		CETE20	
		CG11	X					CECRI11				CETFG	
								CECRI12					

Contenidos
Breve descripción del contenido
Estudio de los sistemas lógicos, circuitos combinacionales, secuenciales, aritmética binaria, introducción a los sistemas de microprocesador.
Temario de la asignatura
Denominación del tema 1: LÓGICA COMBINACIONAL (9 horas) Contenidos del tema 1: Teoría (4 horas): 1.1. Representación numérica: 1.1.1. Números enteros. 1.1.2. Coma fija. 1.1.3. Coma flotante. 1.2. Aritmética binaria: 1.2.1. Sumadores. 1.2.2. Restadores. 1.2.3. Unidades aritmético-lógicas (ALU). 1.2.4. Multiplicadores. 1.2.5. Divisores. 1.2.6. Operaciones en códigos BCD. 1.2.7. Comparadores. 1.3. Bloques lógicos combinacionales: 1.3.1. Multiplexores y demultiplexores. 1.3.2. Codificadores y decodificadores. 1.3.3. Desplazadores. 1.4. Análisis temporal de circuitos combinacionales. Problemas (1 hora) Descripción de las actividades prácticas del tema 1: Prácticas de laboratorio (4 horas): L1. Metodología y herramientas básicas de diseño de circuitos digitales. L2. Diseño jerárquico y modular de una ALU.
Denominación del tema 2: CIRCUITOS SECUENCIALES (9 horas) Contenidos del tema 2: Teoría (4 horas): 2.1. Circuitos de realimentación directa 2.2. Biestables asíncronos. 2.3. Biestables síncronos. 2.4. Diseño lógico síncrono. 2.5. Bloques lógicos secuenciales: 2.5.1. Registros de entrada/salida paralela. 2.5.2. Contadores. 2.5.3. Registros de desplazamiento. 2.6. Máquinas de estados finitos (FSM). 2.7. Análisis temporal de circuitos secuenciales. Problemas (1 hora) Descripción de las actividades prácticas del tema 2: Prácticas de laboratorio (4 horas): L3. Diseño y simulación de un sistema secuencial basado en FSM. L4. Diseño, simulación e implementación de un controlador de comunicaciones serie.

Denominación del tema 3: MEMORIAS Y DISPOSITIVOS PROGRAMABLES (9 horas)

Contenidos del tema 3:

Teoría (4 horas):

- 3.1. Clasificación y jerarquía de memoria.
- 3.2. Memorias de acceso aleatorio.
- 3.3. Bloques lógicos de memoria:
 - 3.3.1. Memorias RAM y ROM.
 - 3.3.2. Memorias multipuerto.
 - 3.3.3. Bancos de registros.
 - 3.3.4. Tablas de consulta (LUT)
 - 3.3.5. Estructuras FIFO
 - 3.3.6. Estructuras LIFO.
- 3.4. Dispositivos lógicos programables:
 - 3.4.1. Programmable Logic Array (PLA)
 - 3.4.2. Complex Programmable Logic Device (CPLD)
 - 3.4.3. Field Programmable Gate Array (FPGA)

Problemas (1 hora)

Descripción de las actividades prácticas del tema 3:

Prácticas de laboratorio (4 horas):

- L5. Plataformas hardware de emulación y prototipado rápido.
- L6. Diseño, simulación e implementación de sistemas secuenciales con memoria.

Denominación del tema 4: SISTEMAS DIGITALES PROGRAMABLES (6 horas)

Contenidos del tema 4:

Teoría (3 horas):

- 4.1. Sistemas cableados y sistemas programables.
- 4.2. Organización de computadores y procesadores.
- 4.3. Arquitectura del repertorio de instrucciones.
- 4.4. Estructura de procesadores RISC.
 - 4.4.1. Camino de datos.
 - 4.4.2. Unidad de control.

Problemas (1 hora)

Descripción de las actividades prácticas del tema 4:

Prácticas de laboratorio (2 horas):

- L7. Programación de procesadores RISC-V.

Denominación del tema 5: DISEÑO DE PROCESADORES (9 horas)

Contenidos del tema 5:

Teoría (8 horas):

- 5.1. Microarquitectura monociclo RISC-V.
- 5.2. Microarquitectura segmentada RISC-V.
- 5.3. Análisis y mejoras de rendimiento.

Problemas (1 hora)

Descripción de las actividades prácticas del tema 5:

Prácticas de laboratorio (7 horas):

- L8. Diseño y simulación del procesador RISC-V reducido monociclo.
- L9. Diseño y simulación del procesador RISC-V reducido segmentado.
- L10. Implementación y verificación de un microcontrolador RISC-V reducido.

Actividades formativas								
Horas de trabajo del estudiante por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	CH	L	O	S	TP	EP
1	27	5		4				18
2	25	5		4				16
3	26,5	5		4			1,5	16
4	22	4		2				16
5	35,5	9		7			1,5	18
Evaluación¹	14	2		1.5				10,5
Prueba Final	14	2		1.5				10,5
TOTAL	150	30		22.5			3	94.5

GG: Grupo Grande (100 estudiantes).

CH: prácticas clínicas hospitalarias (7 estudiantes)

L: prácticas laboratorio o campo (15 estudiantes)

O: prácticas sala ordenador o laboratorio de idiomas (30 estudiantes)

S: clases problemas o seminarios o casos prácticos (40 estudiantes).

TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).

EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes

De entre las metodologías docentes incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

Metodologías docentes	Se indican con una "X" las utilizadas
1. Explicación y discusión de los contenidos teóricos.	X
2. Resolución, análisis y discusión de ejemplos de apoyo o de problemas previamente propuestos.	X
3. Exposición de trabajos previamente encargados a los estudiantes.	X
4. Desarrollo en laboratorio, aula de informática, campo, etc., de casos prácticos.	X
5. Resolución de dudas puntuales en grupos reducidos, para detectar posibles problemas del proceso enseñanza-aprendizaje y guía en los trabajos, prácticas y estudio del estudiante.	X
6. Búsqueda de información previa al desarrollo del tema o complementaria una vez que se han realizado actividades sobre el mismo.	X
7. Elaboración de trabajos, individualmente o en grupos.	X
8. Estudio de cada tema, que puede consistir en: estudios de contenidos, preparación de problemas o casos, preparación del examen, etc.	X
9. Visitas técnicas a instalaciones	

Resultados de aprendizaje

Comprender el diseño y la estructura de sistemas digitales complejos, interrelacionados con otras disciplinas, especialmente la informática y la automática.
Entender y comprender las diferentes formas de representación de cantidades en binario.
Entender y comprender los sistemas secuenciales asíncronos y síncronos.
Entender y comprender los sistemas digitales de aplicación general como memorias y DLP's.
Entender y comprender los sistemas de microprocesador, sus aplicaciones e interconexión con otros dispositivos.

Sistemas de evaluación

Criterios de evaluación:

Se evaluará la asignatura en función de los siguientes criterios:

CR1.-Entender las características funcionales y constructivas de la Electrónica Digital, haciendo hincapié en lo referente al diseño de sistemas digitales.

CR2.- Conocer y manejar instrumentación de electrónica básica, software de diseño, lenguajes de descripción hardware y simulación de sistemas electrónicos digitales.

CR3.- Planteamiento y resolución de problemas sobre diseño de sistemas combinacionales, asíncronos, síncronos y programables.

Actividades de evaluación:

De entre las actividades de evaluación incluidas en el plan de estudios del título, en la presente asignatura se utilizan las siguientes:

	Rango establecido	Convocatoria ordinaria	Convocatoria extraordinaria	Evaluación global
1. Examen final teórico/práctico y/o exámenes parciales acumulativos y/o eliminatorios.	0%-80%	60	60	75
2. Aprovechamiento de actividades prácticas realizadas en: aula, laboratorio, sala de ordenadores, campo, visitas, etc.	0%-50%	25	25	25
3. Resolución y entrega de actividades (casos, problemas, informes, trabajos, proyectos, etc.), individualmente y/o en grupo (GG, SL, ECTS).	0%-50%	15	15 (No recuperable)	
4. Participación activa en clase.	0%-10%			
5. Asistencia a las actividades presenciales.	0%-10%			

Descripción de las actividades de evaluación:

Para la **evaluación continua** de la asignatura se realizarán a lo largo del curso las siguientes actividades:

AE1. PRUEBA ESCRITA

Se realizará un **examen final** de la asignatura, cuya fecha y hora serán fijadas por la Subdirección de Ordenación Académica de la E.II.II., que consistirá en varias cuestiones teórico-prácticas, y contribuirá con un 60 % a la calificación final de la asignatura. Para aprobar la asignatura será necesario obtener una calificación de al menos un 4 en esta actividad de evaluación. Esta actividad es **recuperable** en la convocatoria extraordinaria.

AE2. PRÁCTICAS DE LABORATORIO

La asistencia y participación en las **prácticas** de laboratorio tendrá carácter obligatorio, con un máximo de faltas injustificadas del 20%.

Al final de cada sesión práctica, el alumno deberá entregar un breve **informe** sobre su desarrollo o la implementación realizada, y cuando proceda, respuestas a cuestiones planteadas relativas a los resultados obtenidos, con el objeto de comprobar la adquisición de las competencias asociadas a estas actividades.

Aquellos alumnos que bien obtengan una calificación inferior a 5, o bien no hubieran asistido al mínimo exigido de las sesiones programadas, deberán presentarse a un **examen de prácticas**, que se realizará en la misma fecha fijada para la prueba escrita, y hora tras la finalización de ésta. En cualquier caso, la calificación obtenida en esta actividad representará un 25% de la calificación final. Esta actividad es **recuperable** en la convocatoria extraordinaria mediante la realización del **examen de prácticas** correspondiente, de forma similar al de la convocatoria ordinaria.

AE3. PROYECTO DE DISEÑO

En relación con las últimas prácticas de laboratorio (L8-L10) del bloque temático 5, se plantea la elaboración de un **proyecto** de diseño e implementación de un sistema basado en el microcontrolador diseñado, que incluya una ampliación, mejora y/o aplicación específica del mismo.

En el proyecto podrán participar un máximo de 3 alumnos en modo **cooperativo** sobre una **propuesta** libre y consensuada de diseño del sistema, indicando en el **informe** final la participación de cada uno de los miembros del equipo respecto a los objetivos alcanzados.

El desarrollo del proyecto y los resultados del mismo (archivos, informe, video demostración) se incluirán en un repositorio digital asignado al equipo de diseño para su evaluación en la convocatoria ordinaria.

La calificación de esta actividad contribuirá con un 15% de la calificación final de la asignatura. Esta actividad **no es recuperable** en la convocatoria extraordinaria.

La **evaluación global** tendrá lugar el mismo día asignado al examen final de cada convocatoria por la Subdirección de Ordenación Académica de la E.II.II. Constará de las siguientes pruebas:

- Un único examen final de la asignatura. Contribuirá con un 75% a la nota final.
- Un único examen de prácticas en el laboratorio, coincidiendo la fecha con la fijada para la prueba escrita, y hora tras la finalización de ésta. Contribuirá con un 25% a la nota final.

Para aprobar esta prueba será necesario obtener al menos un 4 en cada una de ellas.

En la **convocatoria extraordinaria** el examen teórico/práctico representará el 60% de la calificación final de la asignatura, y el de las prácticas (coincidiendo la fecha con la fijada para la prueba escrita, y hora tras la finalización de ésta) el 25% de la misma. La nota del examen de prácticas (tanto del realizado al final de las prácticas como en la evaluación global) se conservará para la convocatoria extraordinaria si el alumno obtuvo una calificación igual o superior a 4 puntos. Respecto a la calificación del proyecto de la convocatoria ordinaria, se considerará de igual modo en ésta el 15% de la calificación final.

El **cálculo de la nota final** en cualquiera de las modalidades se realizará de acuerdo con la ponderación indicada y la nota mínima de cada actividad. En el caso de superar la nota mínima pero no aprobar el examen escrito, la calificación final obtenida en dicha convocatoria será como máximo de 5 puntos; y en el caso de no superar la **nota mínima** fijada para una determinada actividad, no se aplicará la media ponderada, y la calificación final obtenida en dicha convocatoria será como máximo de 3 puntos.

Bibliografía (básica y complementaria)

Bibliografía Básica:

- Harris, S. & Harris, D., *Digital Design and Computer Architecture, RISC-V Edition*, ISBN: 978-0-12-820064-3, Elsevier Science, 2021.

Bibliografía Complementaria:

- Patterson, D., Waterman A., *Guía Práctica de RISC-V: El Atlas de una Arquitectura Abierta*, ISBN: 978-0-9992491-2-3, <http://www.riscvbook.com>
- Wakerly, J.F., *Digital Design Principles and Practices, 5th ed. with Verilog*, ISBN: 978-0-13-446009-3, Pearson Education, 2017.

Otros recursos y materiales docentes complementarios

Páginas web

- W1. Campus virtual de la Universidad de Extremadura: <http://campusvirtual.unex.es>
 W2. Blog y recursos docentes de sistemas digitales en <http://digital.unex.es>